

1. 以 2 變數(X 及 Y)之形式寫出狄摩根定理(DeMorgan's Law)之兩個方程式. (10%)
2. 以 4-to-1 及 2-to-1 之 multiplexer 設計出 8-to-1 multiplexer. (10%)
3. 畫出 2-to-4 decoder 之 (a)功能圖(方塊圖)及;(b)邏輯電路. (10%)
4. 以先 complement 求 F' 再返回求 F 之方式, 求出 F 之表示式(須寫出步驟). (15%)

A B C	F
0 0 0	0
0 0 1	0
0 1 0	1
0 1 1	1
1 0 0	1
1 0 1	1
1 1 0	1
1 1 1	1

5. 寫出 two's complement 表示法較 signed magnitude 表示法優異之處. (15%)
6. 使用 full adders, multiplexers, 及 XOR 設計一個 4-bit two's complement "adder/subtractor" 並具備偵測 "overflow" 之功能. (20%)
7. 以 4-bit carry-look-ahead adder 為例, 寫出以下之 Boolean equations (10%)
 - (a) Group propagate: 以 P_i 及 G_i ($i=0,1,2,3$) 來表達
 - (b) Group generate: 以 P_i 及 G_i ($i=0,1,2,3$) 來表達.
8. 完成以下兩種 D-type Flip/Flop (level sensitive D-F/F 及 positive edge D-F/F)之 timing diagram (請描繪清晰, 否則不給分). (10%)

