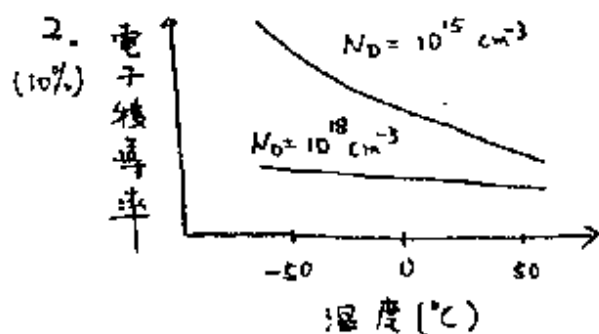
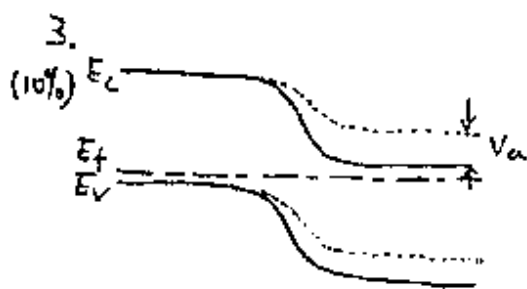


1. 以下的三個二極體 (diode): Si p-n diode, Si Schottky diode (10%) 及 GaAs Schottky diode, 有著相同的形狀及大小。請問那一個二極體有最快的速度響應, 何者次之, 何者最慢? 並敘述其理由。

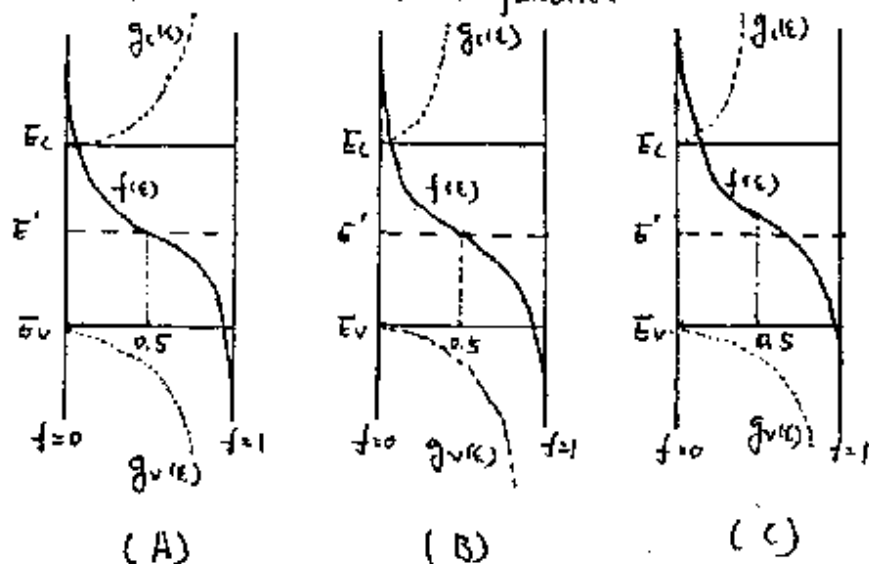


左圖表示^{Si}電子轉移率 (mobility) 與溫度及雜質濃度之關係。很明顯地隨著溫度的降低其電子轉移率增加, 請問原因是什麼? 另外在高雜質濃度的 Si 半導體 ($N_D = 10^{18} \text{ cm}^{-3}$), 此增加的幅度不及低濃度的 Si ($N_D = 10^{15} \text{ cm}^{-3}$)。請問原因又是什麼?



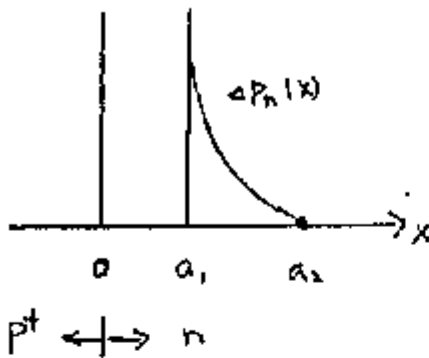
左圖之 p-n 接面之 band diagram, 在外加順向偏壓的情況下 ($V_A > 0V$), 電子與電洞的有效位障會被減小, 如圖(.....)線所示, 使得電子與電洞跨越接面而形成導通, 請問有沒有可能此外加順向偏壓 V_A , 讓接面之有效位障變為零? 若答案是否定的, 請問原因是什麼?

4. (10%)
 $g_c(E)$ 為 conduction-band density of state, $E' = \frac{1}{2}(E_c + E_v)$
 $g_v(E)$ 為 valence-band density of state
 $f(E)$ 為電子之 Fermi-function



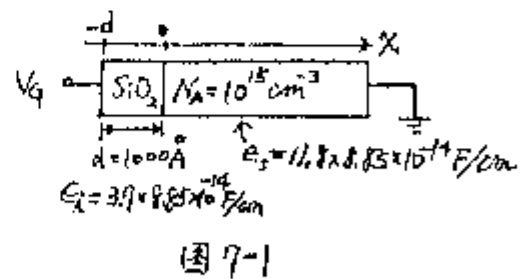
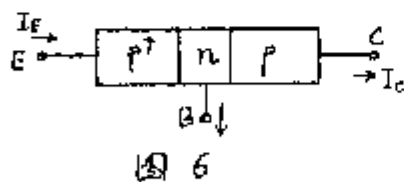
左圖 (A), (B), (C) 三個 diagram 表示為本質 (intrinsic) Si 之能帶圖, 僅有一個為最符合 Si 半導體的能帶圖, 請問是那一個? 另外兩個錯誤的地方在那裏? 其理由為何?

5. 當 p-n 二極件導通時的電流可區分為傳導電流及擴散電流兩種, (10%)



今考慮一個 p⁺-n 接面, 接面位於 x=0 的位置。在順向偏壓下, 空乏區寬度為 a₁, 而電洞注入區域為 (a₂-a₁), 請分別就 x ≤ 0, 0 ≤ x ≤ a₁, a₁ ≤ x ≤ a₂, x ≥ a₂ 四個區域, 討論其導通電流的構成 (傳導或擴散), 並說明是何種載子 (電子或電洞) 在流動。

6. (7%) (1) 敘述一個 p⁺np 電晶體在主動區操作時之所需偏壓極性, 及畫出少數載體在射極, 基極及集極之分佈圖形。(註: 可做合理之假設。)
- (6%) (2) 為增進雙極性電晶體 (BJT) 之操作頻率, 如何設計?
- (5%) (3) 試畫出電流增益 $\beta = \frac{I_C}{I_B}$ 對 $\log I_C$ 之變化示意圖, 並說明 β 在高電流與低電流時的變化情形及原因。
- (6%) (4) 解釋右列 BJT 內的現象: Early effect, avalanche breakdown, punch-through。



7. (9%) (1) 有一個理想的 MOS capacitor (MOS-C) 如圖 7-1 所示, 改變 V_G 值, 可使 MOS-C 操作在 (a) 聚積 (accumulation), (b) 空乏 (depletion), 及 (c) 反轉 (inversion) 各區, 在各種操作區下, 請畫出電荷對 x 軸之分佈圖, 注意電荷的正負及位置。
- (7%) (2) 畫出 (1) 部分中, MOS-C 兩端等效電容 C 對 V_G 之變化圖形, 分別標出高頻及低頻的 C-V 變化, 並解釋原因。
- (9%) (3) 當矽表面能帶往下彎到 2φ_F eV 時所需之 V_G, 稱為 threshold voltage V_T, 其中 φ_F = $\frac{kT}{q} \ln \frac{N_A}{n_i} = 0.0259 \ln \frac{N_A}{1.5 \times 10^{10}}$, 則最大的空乏區寬度 W_m 為多少微米 (μm)? V_T 為多少伏特? 高頻時最小電容值為多少 F/cm²?