

※請在答案卷內作答

參考用

考生請注意：

- 本試卷共有 20 題考題，每題 5 分。
- 你的答案必須如下圖所示由上而下依序寫在答案卷的作答區的第一頁。
- 只要填寫考題所要求的答案，請勿附加計算過程。
- 所有的答案必須標示單位，如mA、V、mW、rad/sec、Hz、k等。
- 答案的數值如果需要四捨五入，除非特別註明，請取 3 位有效數字。如  $A_v = 15.8$ ,  $R = 4.86 \text{ k}\Omega$ ,  $I_0 = 12.4 \text{ mA}$ ,  $\omega_1 = 3.58 \times 10^6 \text{ rad/sec}$ 。
- 常用的工程符號定義： $G = 10^9$ ,  $M = 10^6$ ,  $k = 10^3$ ,  $m = 10^{-3}$ ,  $\mu(\text{or } u) = 10^{-6}$ ,  $n = 10^{-9}$ ,  $p = 10^{-12}$ ,  $f = 10^{-15}$ 。

從此處開始寫起
1. (a),(b).
2. (c),(d).
3. $V_0 = 3.78V$
4. $A_v = 13.6$
、 、 、

注意:背面有試題

※請在答案卷內作答

- 如 Fig. 1 所示之電路，其中  $V_{DD} = 7V$ ,  $V_{SS} = 0V$ ,  $V_B = 5V$ ，其共模輸入 (common-mode input) 電壓的交流 (AC) 部分定義為  $v_{icm}$ ，若題目未說明，則輸入端  $V_{ip}$  與  $V_{in}$  的共模輸入電壓的直流 (DC) 部分為  $2.5V$ 。令所有 N-type MOSFETs (MN0, MN1, MN2, MN3) 有相同的  $\mu_n C_{OX} \frac{W}{L} = 100 \mu A/V^2$ ，且它們的截止電壓 (threshold voltage) 皆為  $V_{tn} = 1V$ ，通道長度調變係數 (channel-length modulation coefficient) 皆為  $\lambda_n = 0.01 V^{-1}$ ；所有 P-type MOSFETs (MP0, MP1, MP2) 有相同的截止電壓  $V_{tp} = -1V$  以及相同的通道長度調變係數  $\lambda_p = 0.01 V^{-1}$ ，另外 MP1 與 MP2 有相同的  $\mu_p C_{OX} \frac{W}{L} = 800 \mu A/V^2$ ，MP0 的  $\mu_p C_{OX} \frac{W}{L} = 400 \mu A/V^2$ 。

此電路的差動輸出差動模式小信號增益 (differential-output small-signal differential-mode gain) ( $A_d = \frac{v_{op} - v_{on}}{v_{ip} - v_{in}}$ ) 的值為 \_\_\_\_\_ (V/V)。
- 承第 1 題，此電路的單端輸出共模小信號增益 (single-ended output small-signal common-mode gain) 的絕對值 ( $|A_{CM}| = \left| \frac{v_{op}}{v_{icm}} \right|$ ) 為 \_\_\_\_\_ (V/V)。
- 承第 1 題，可允許的  $V_{ip}$  與  $V_{in}$  的共模輸入電壓的最低值為 \_\_\_\_\_ (V)，共模輸入電壓低於此最低值時，此電路的差動模式信號增益將急遽降低。
- 承第 1 題，忽略所有 MOSFETs 的通道長度調變效應，當輸入端  $V_{ip}$  與  $V_{in}$  的電位差絕對值大於 \_\_\_\_\_ (V) 時，MP1 或 MP2 會進入截止區 (cutoff region)。

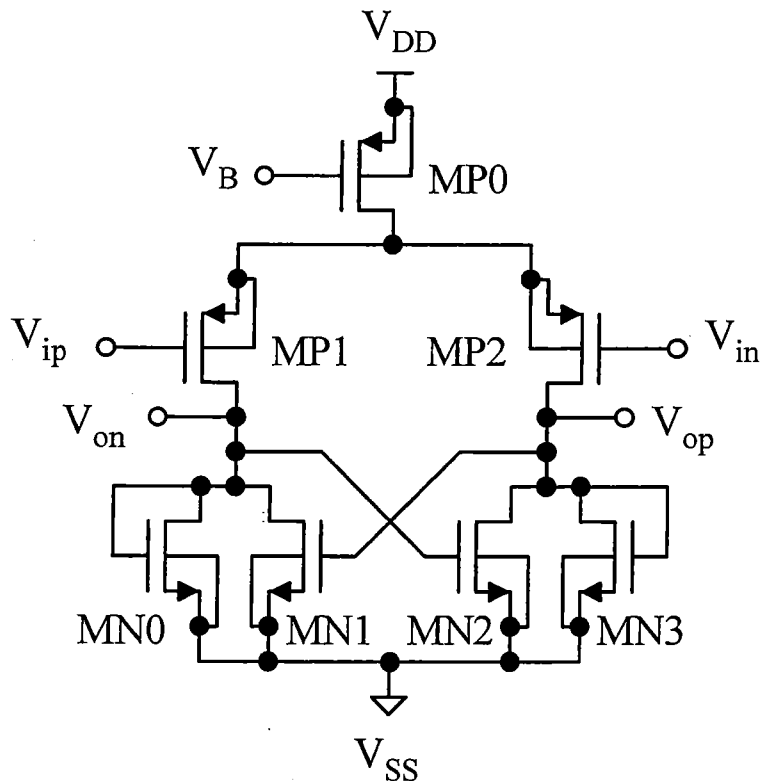
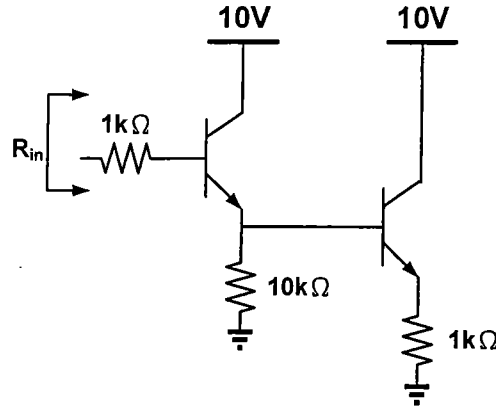


Fig. 1

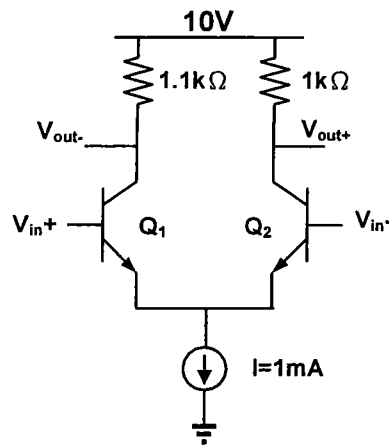
注意:背面有試題

※請在答案卷內作答

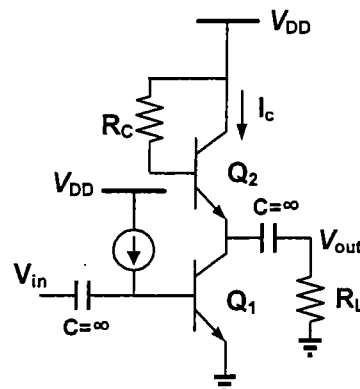
5. 下圖電路中，所有 BJT 的共射極電流增益( $\beta$ )為 100， $g_m=20\text{ mA/V}$ 。請問下圖的輸入阻抗  $R_{in}$  為何？(忽略  $r_o$ ) (計算至小數點以下第二位有效數字) (答案單位為  $k\Omega$ )



6. 下圖為一個 BJT 電晶體的差動對放大器， $Q_1$  和  $Q_2$  為相同的電晶體，假設  $V_T = 25\text{ mV}$ ，BJT 的共射極電流增益( $\beta$ )為 100，忽略 Early effect。請問下圖的電路因為電阻誤差所產生的輸入偏差電壓 (offset voltage ( $|V_{os}|$ )) 為何？(計算至小數點以下第二位有效數字) (單位： $\text{mV}$ )



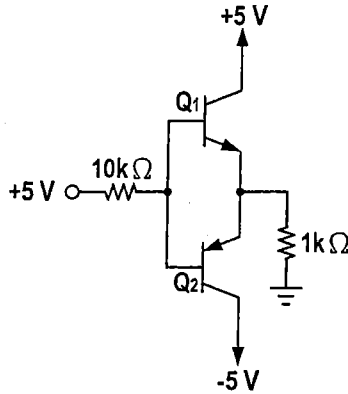
7. 下圖為 BJT 放大器電路， $I_c=1\text{ mA}$ ， $R_c=R_L=1\text{ k}\Omega$ ， $\beta_1=\beta_2=49$ ， $V_T=25\text{ mV}$ ，假設理想電流源且忽略 Early effect。請計算此電路的小訊號放大增益( $A_v=|V_{out}/V_{in}|$ )。(四捨五入至小數點以下第二位有效數字)



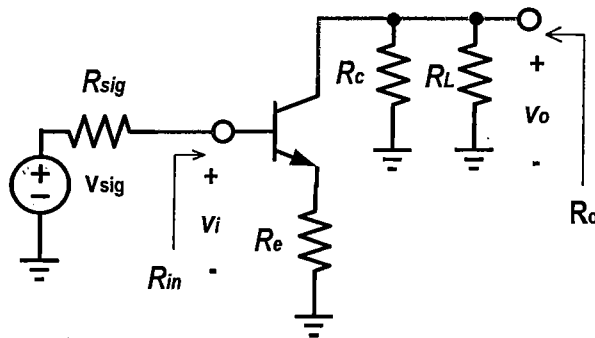
注意:背面有試題

※請在答案卷內作答

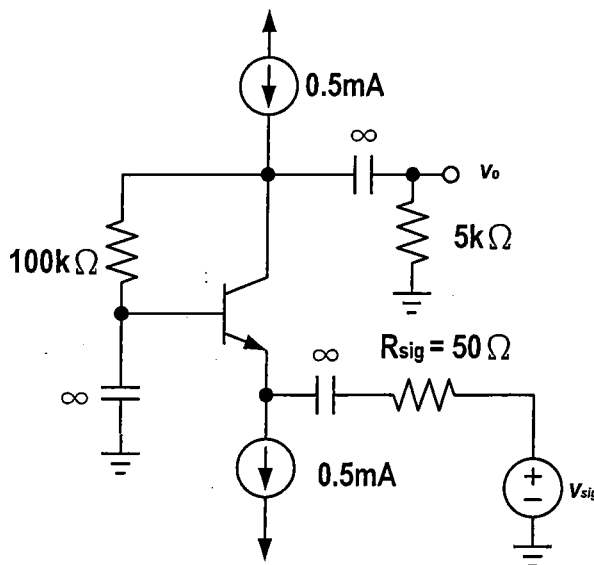
8. 如下圖所示，兩種電晶體  $\beta$  皆為 100， $V_{BEON}=0.7V$ ，請求出電晶體射極電壓？(四捨五入計算至小數點後第二位有效數字)



9. 如下圖小信號共射極放大器所示，忽略  $r_o$ ， $V_T=25mV$ ，電晶體  $\beta=100$ ， $I_C=0.5mA$ ， $R_C=12k\Omega$ ， $R_e=250\Omega$ ， $R_{sig}=10k\Omega$ ，如果輸出端有一負載  $R_L=12k\Omega$ ，請求出小信號電壓增益  $(v_o/v_{sig})$ ？(答案取整數)



10. 如下圖放大器所示，小信號源  $v_{sig}$ ，電晶體  $\beta=100$ ， $V_T=25mV$ ， $I_B$  電流可忽略，請求出小信號電壓增益  $(v_o/v_{sig})$ ？(四捨五入計算至小數點後第二位有效數字)



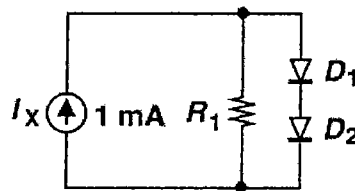
注意:背面有試題

※請在答案卷內作答

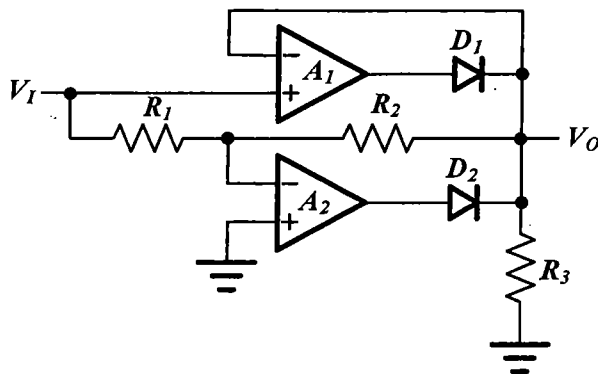
11. 考慮一個正向偏壓的 pn 二極體。初始流過 1mA 的電流，當正向電壓增加 1.5 倍時，電流增加 10 倍。請求出初始施加的偏壓大小為多少？（求到小數點第二位）

（提示： $I_D = I_S \times e^{\frac{V_D}{nV_T}}$ ，Thermal voltage  $V_T=26\text{mV}$ ， $n = 1$ ）

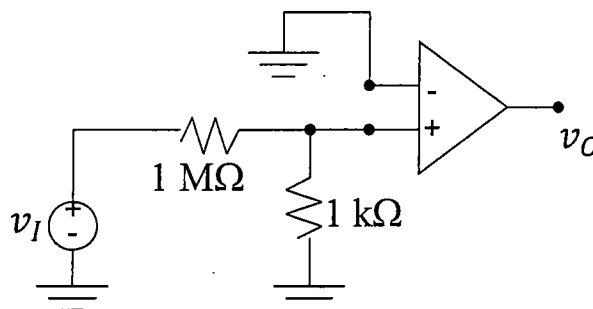
12. 請求出下圖電路中  $R_1$  電阻值，使得流過  $R_1$  電阻的電流是 0.5mA，圖中的每一個二極體的  $I_S=5 \times 10^{-16}\text{A}$ ， $V_T=26\text{mV}$ 。



13. 如下圖所示， $R_2=2 \times R_1$ ，兩個二極體都是理想二極體，兩個運算放大器  $A_1$  和  $A_2$  也是理想的，當  $V_I$  為負值時，請求出  $A_v=V_O/V_I$ 。



14. 下圖電路中的運算放大器 (Op-Amp)，除了開迴路電壓增益 (Open-loop gain,  $A$ ) 是有限大小外，其他特性皆為理想，即輸入阻抗為無窮大、輸出阻抗為零、共模增益 (Common-mode Gain) 為零、輸入補償電壓 (Input offset voltage) 為零。下圖電路中，當輸入電壓  $v_I$  為 4 伏特 (volts) 時，輸出電壓  $v_O$  的量測顯示為 4 伏特。請問該運算放大器的開迴路電壓增益為多少？ $A = \underline{\hspace{2cm}} \text{V/V}$ 。



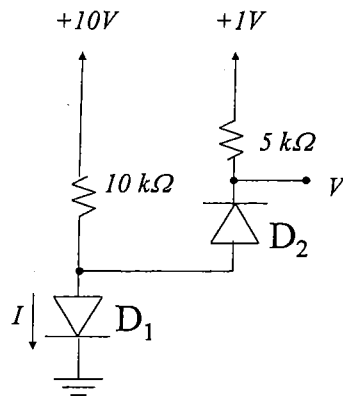
※請在答案卷內作答

15. 設計一個二極體穩壓電路 (Diode voltage regulator)，該穩壓電路可以對 150 歐姆 ( $\Omega$ ) 的負載電阻輸出 1.5 伏特(volts) 的電壓。我們利用一個 5 伏特的供應電壓、一個電阻  $R$  和兩顆同款的二極體來完成這個電路。當流經二極體的電流  $I_D$  為 1 毫安培(mA) 時，二極體兩端的電壓降  $V_D$  為 0.7 伏特。請問電阻  $R$  的大小為何？ $R = ? \Omega$

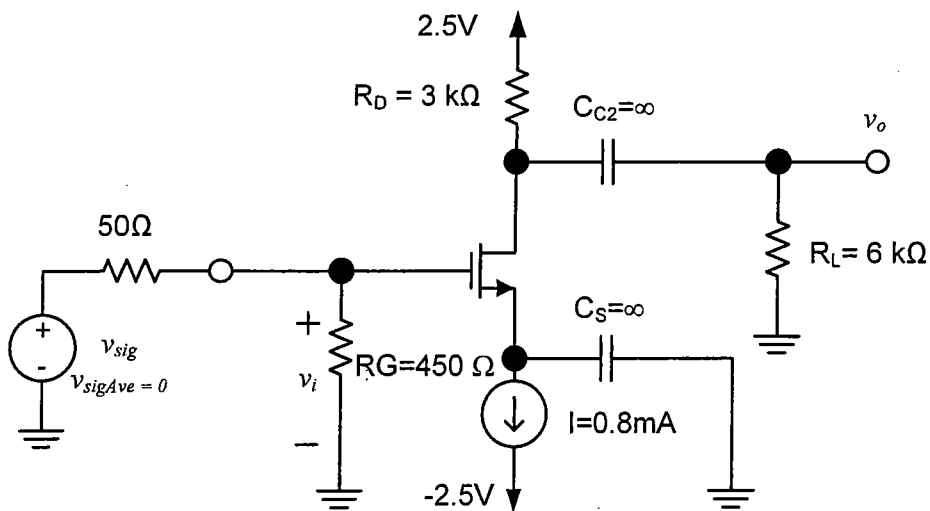
(以最接近的整數作答) (注意： $I_D = I_S \times e^{\frac{V_D}{nV_T}}$ ，其中  $n = 1$ ,  $V_T = 0.025\text{volts}$ )

16. 假設下圖電路中的二極體有電流順向導通時，電壓降為 0.7 伏特(Volts) 且內阻為 0。請求出電流  $I$  與電壓  $V$  的大小。(兩項同時答對才給分)

$V = \underline{\hspace{2cm}}$  Volts       $I = \underline{\hspace{2cm}}$  mA



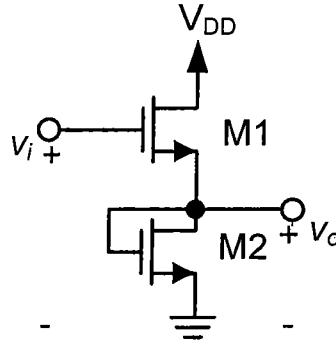
17. 如以下電路圖所示，請算出  $v_o/v_{sig}$ 。此 NMOS 電晶體  $W = 40\mu\text{m}$ ,  $L = 3\mu\text{m}$ ,  $K_n' = 120\mu\text{A}/\text{V}^2$ ,  $\lambda = 0$ ，忽略 body effect。



注意:背面有試題

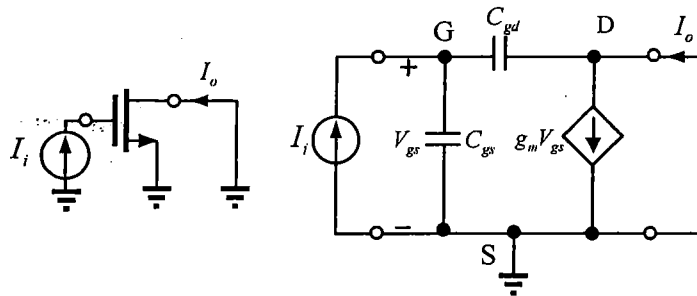
※請在答案卷內作答

18. 如以下電路圖所示， $M_1$  偏壓在飽合區，請算出  $v_o/v_i$ 。此 NMOS 電晶體  $M_1$ ， $W_1 = 90\mu\text{m}$ ， $L_1 = 3\mu\text{m}$ 。NMOS 電晶體  $M_2$ ， $W_2 = 10\mu\text{m}$ ， $L_2 = 3\mu\text{m}$ 。 $K_n' = 150\mu\text{A}/\text{V}^2$ ， $\lambda = 0$ ，忽略 body effect。



19. 共源級電路如圖， $g_m = 1 \text{ mA}/\text{V}$ ， $C_{gs} = 1 \text{ pF}$ ， $C_{gd} = 0 \text{ pF}$ 。短路電流增益可表示為

$$A_f(s) = \frac{I_o}{I_i} = \frac{\omega_T}{s} \text{。請寫出 } \omega_T = ? \text{ (rad/sec)。$$



20. 若用 n 型井 p 基板 (n-well p-substrate) 的 CMOS 技術實現下圖所示的電路，何者電路無意義，無法實現。(答案可複選)

